

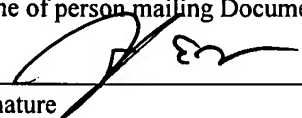
IFW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

I hereby certify that this correspondence is being
deposited with the United States Postal Service as
first class mail in an envelope addressed to:
Commissioner for Patents, P.O. Box 1450,
Alexandria, VA 22313-1450 on May 9, 2005
(Date of Deposit)

Harold C. Moore
Name of person mailing Document or Fee


Signature

May 9, 2005
Date of Signature

Re:	Application of:	Tilke et al.
	Serial No.:	10/764,264
	Filed:	January 23, 2004
	For:	Bipolar Transistor and Method of Producing Same
	Group Art Unit:	2811
	Confirmation No.:	6182
	Examiner:	To be assigned
	Our Docket No.:	1890-0049

SUBMISSION OF PRIORITY DOCUMENT

Please find for filing in connection with the above patent application a certified copy of the priority document, Certified Copy of German Application Number 103 02 625.8.

Please charge any fee deficiency or credit any overpayment to Deposit Account
No. 13-0014.

Respectfully submitted,

A handwritten signature in black ink, appearing to read 'H. Moore', written over a horizontal line.

May 9, 2005

Harold C. Moore
Registration No. 37,892
Maginot, Moore & Beck
Bank One Center/Tower
111 Monument Circle, Suite 3000
Indianapolis, IN 46204-5115

Enclosures

CERTIFIED COPY OF
PRIORITY DOCUMENT



Best Available Copy

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 02 625.8

Anmeldetag: 23. Januar 2003

Anmelder/Inhaber: Infineon Technologies AG, 81669 München/DE

Bezeichnung: Bipolartransistor und Verfahren zum Herstellen desselben

IPC: H 01 L 29/732

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 4. Februar 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

A handwritten signature in black ink, appearing to be 'Faust', is written over the printed text 'Im Auftrag'.

Faust

Patentanwälte · Postfach 246 · 82043 Pullach bei München
Infineon Technologies AG
St.-Martin-Str. 53

81669 München

PATENTANWÄLTE

European Patent Attorneys
European Trademark Attorneys

Fritz Schoppe, Dipl.-Ing.
Tankred Zimmermann, Dipl.-Ing.
Ferdinand Stöckeler, Dipl.-Ing.
Franz Zinkler, Dipl.-Ing.

Telefon/Telephone 089/790445-0
Telefax/Facsimile 089/790 22 15
Telefax/Facsimile 089/74996977
e-mail: szsz_iplaw@t-online.de

BIPOLARTRANSISTOR UND VERFAHREN ZUM HERSTELLEN DESSELBEN

BIPOLARTRANSISTOR UND VERFAHREN ZUM HERSTELLEN DESSELBEN

Beschreibung

5

Die vorliegende Erfindung bezieht sich auf einen Bipolartransistor sowie auf ein Verfahren zum Herstellen des Bipolartransistors, wobei der Transistor eine epitaktische Basis in einem Substrat aufweist.

10

Mit steigender Integrationsdichte moderner mikroelektronischer Schaltkreise ist es notwendig, daß die integrierten Bauelemente, beispielsweise Bipolartransistoren, geringe Abmessungen sowie gute elektrische Eigenschaften aufweisen, damit die integrierten Schaltkreise einen geringen Raum einnehmen sowie möglichst verlustarm arbeiten. Mit steigenden Informationsraten ist es darüber hinaus von Bedeutung, daß die integrierten Bauelemente eine gute Hochfrequenzperformance aufweisen, was beispielsweise durch eine Verringerung der parasitären Effekte durch eine Verkleinerung des Basisbahnwiderstands eines Bipolartransistors oder dessen Basis-Kollektor-Kapazität erzielt werden kann.

20

Zum Herstellen eines konventionellen Doppelpolysilizium-Bipolartransistors mit epitaxierter Basis wird zunächst auf einem Halbleitersubstrat, beispielsweise einem Siliziumsubstrat, eine Basisschicht (Basis) im Normalfall epitaktisch selektiv abgeschieden. Um die Basis in einem Emitterfenster eines Bipolartransistors abzuschneiden und gleichzeitig einen selbstjustierten Anschluß an ein hochleitfähiges Basisanschlußpolysilizium, das zum Kontaktieren der Basis benötigt wird, zu erhalten, wird oft eine Opferschicht zwischen Substrat und Basisanschlußpolysilizium in dem Emitterfenster unterätzt, da das Abscheiden einer selektiv epitaktisch gewachsenen Basis in einem Doppelpolysilizium-Bipolarprozeß
gewöhnlich ein Vorhandensein der Opferschicht über dem Siliziumsubstrat in einem Bereich des Emitterfensters erfordert. Um dieses Doppelpolysiliziumkonzept für epitaxierte

25

30

35

Transistoren zu verwenden, braucht man ferner eine selektive Abscheidung, die nur an Siliziumoberflächen aufwächst. Durch Unterätzen des Basisanschlußpolysiliziums kann die Basis epitaktisch auf die Substratoberfläche aufwachsen, wobei die so definierte epitaktische Basis (beispielsweise Siliziumgermanium, SiGe) auch von unten an dem hochdotierten Basisanschlußpolysilizium anwächst (prinzipiell eignen sich aber auch andere Materialien und insbesondere Silizium (ohne Germanium) wurde bereits eingesetzt). Dadurch erhält man einen selbstjustierten Basisanschluß. Problematisch dabei ist jedoch, daß das von unten an das Polysilizium anwachsende (beispielsweise) SiGe polykristallin ist und irgendwann an das auf das Siliziumsubstrat anwachsende epitaktische SiGe stößt, wodurch sich eine Grenzfläche dieser beiden Schichten ausbildet, die bezüglich einer Reproduzierbarkeit eines Bipolartransistors sowie einer Stabilität desselben zu Problemen führen kann. Epitaxierte Basen werden ferner fast ausschließlich als SiGe-Epitaxie verwendet. Da die SiGe-Basis auf dem Anschlußpolysilizium polykristallin aufwächst und auf dem Siliziumsubstrat kristallin aufwächst, wird die Grenzfläche des SiGe-Polysiliziums zu den epitaktischen SiGe zu weiteren Problemen führen, wiebeispielsweise einer schlechten Reproduzierbarkeit der elektrischen Parameter eines so hergestellten Bipolartransistors und so beispielsweise schlechten Matchingeigenschaften. Prinzipiell eignen sich aber auch andere Materialien und insbesondere Silizium (ohne Germanium) wurde bereits eingesetzt.

Das Vorhandensein der relativ dicken Opferschicht (70-150 nm) führt ferner zu einem sehr hohen Emitterstapel, der prozeßbedingt ist. Insbesondere in modernen BiCMOS-Technologien führt der hohe Emitterstapel zu Planarisierungsproblemen vor einer Kontaktlochätzung, wodurch ferner einer Verringerung von Abmessungen eines derartigen Bipolartransistors prozeßbedingte Grenzen gesetzt sind. Ein weiterer Nachteil eines derartigen Ansatzes zur Herstellung eines Bipolartransistors besteht darin, daß das Ausbilden

der notwendigen Opferschicht zu einer Verteuerung des Herstellungsprozesses führt.

Die Abmessungen eines Bipolartransistors können verringert werden, wenn in einem Herstellungsprozeß die Opferschicht nicht ausgebildet wird. In der WO01/63644 A2 wird ein Emitterkontaktloch durch eine hochdotierte implantierte Substratschicht geätzt. In dem Emitterkontaktloch wird eine Basisschicht hergestellt. Allerdings ist die mit diesem Verfahren erzeugte Basis-Kollektorkapazität groß, was zu einer Verschlechterung der Hochfrequenzperformance des Bipolartransistors führt. Nachteilig an dem in der oben genannten Schrift offenbarten Bipolartransistor ist ferner, daß bei dem Herstellungsprozeß ein Podest-Kollektor durch eine Implantation hergestellt werden muß, wodurch die Herstellungskosten steigen.

Die Aufgabe der vorliegenden Erfindung besteht darin, einen Bipolartransistor mit guten elektrischen Eigenschaften und geringen Abmessungen zu schaffen.

Diese Aufgabe wird durch ein Verfahren zum Herstellen eines Bipolartransistors mit in ein Substrat vergrabener epitaktischer Basis nach Patentanspruch 1, oder durch einen Bipolartransistor nach Anspruch 11 gelöst.

Erfindungsgemäß wird zum Herstellen eines Bipolartransistors ein Halbleiter-Substrat mit einer Substratoberfläche bereitgestellt, und es wird auf der Substratoberfläche eine Basisanschlußschicht zum Bereitstellen eines Basisanschlusses ausgebildet. In der Basisanschlußschicht wird ein Emitterkontaktfenster ausgebildet, das einen Wandbereich aufweist und es wird ferner eine erste Abstandsschicht an dem Wandbereich des Emitterkontaktfensters ausgebildet. Innerhalb eines durch die erste Abstandsschicht festgelegten Fensters wird eine Ausnehmung in dem Halbleitersubstrat geätzt, die beispielsweise auch lateral unter den Basisanschluß reichen kann, wobei in der Ausnehmung des Emitter-

kontaktfensters eine Basisschicht ausgebildet wird. In einem weiteren Schritt wird eine zweite Abstandsschicht auf der ersten Abstandsschicht und auf der Basisschicht ausgebildet. Die zweite Abstandsschicht wird zu einer Festlegung
5 einer planaren Anschlußfläche auf der Basisschicht strukturiert, und es wird auf der planaren Anschlußfläche eine Emitterschicht ausgebildet.

Der erfindungsgemäße Bipolartransistor umfaßt somit ein
10 Halbleiter-Substrat, eine auf dem Substrat angeordnete Basisanschußschicht sowie eine sich durch die Basisanschußschicht bis in das Substrat erstreckende Ausnehmung. Die erste Abstandsschicht ist an den Wänden der Ausnehmung angeordnet, wobei in der Ausnehmung die Basisschicht angeordnet
15 ist. Auf der ersten Abstandsschicht und auf der Basischicht ist die zweite Abstandsschicht angeordnet, die auf der Basisschicht eine planare Anschlußfläche festlegt, auf der erfindungsgemäß die Emitterschicht angeordnet ist.

20 Der vorliegenden Erfindung liegt die Erkenntnis zugrunde, daß die Basisschicht in einer Ausnehmung, die in das Halbleitersubstrat geätzt wird und beispielsweise unter die Basisanschlussschicht reichen kann, epitaktisch abgeschieden werden kann.

25 Ein Vorteil der vorliegenden Erfindung ist darin zu sehen, daß eine polykristalline/monokristalline-Grenzschicht innerhalb der erfindungsgemäß epitaxierten Basis vermieden wird, wodurch eine höhere Prozeßstabilität erreicht wird.
30 Darüber hinaus wird dadurch eine Verbesserung der Reproduzierbarkeit der elektrischen Parameter erzielt, wodurch ferner eine definierte Festlegung der elektrischen Eigenschaften des erfindungsgemäßen Bipolartransistors erreicht wird.

35 Ein weiterer Vorteil der vorliegenden Erfindung liegt darin, daß die epitaktische Basis vorzugsweise in einem Siliziumsubstrat vergraben wird und ferner beispielsweise in

einen in das Substrat naßchemisch geätzten Graben abgeschieden wird. Dadurch kann die Höhe des Emitterstapels um etwa 100 nm verringert und gleichzeitig ein Anwachsen der SiGe-Basis nur an kristallinen Siliziumgebieten erreicht werden, wodurch die Grenzfläche des SiGe-Polysilizium zum epitaktischen SiGe entfällt. Dadurch wird eine Verringerung der Abmessungen des erfindungsgemäßen Bipolartransistors erreicht. Gleichzeitig wird die bereits erwähnte Grenzschicht vermieden, so daß mit einer Erzielung der genannten Vorteile keine Steigerung bzw. sogar eine Verringerung der Herstellungskosten einhergeht. An dieser Stelle sei angemerkt, daß es sich bei der epitaxiierten Basis, wie es bereits erwähnt worden ist, nicht unbedingt um SiGe handeln muß.

Ein weiterer Vorteil der vorliegenden Erfindung besteht darin, daß der erfindungsgemäße Bipolartransistor in hochintegrierte BiCMOS-Prozesse vereinfacht integriert werden kann, wodurch die Herstellungskosten weiter gesenkt werden.

Ein weiterer Vorteil der vorliegenden Erfindung besteht darin, daß der erfindungsgemäße Bipolartransistor vorzugsweise in bereits bestehenden oder auch zukünftigen Bipolar/BiCMOS-Technologien realisiert werden kann, wodurch zu dessen kein zusätzlicher Technologieprozeß entwickelt oder eingesetzt werden muß, was zu einer weiteren Senkung der Herstellungskosten führt.

Bevorzugte Ausführungsbeispiele der vorliegenden Erfindung werden nachfolgend bezugnehmend auf die beiliegenden Zeichnungen detailliert erläutert. Es zeigen:

Fig. 1 einen Bipolartransistor gemäß einem Ausführungsbeispiel der vorliegenden Erfindung;

Fig. 2 ein Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung;

- Fig. 3 ein weiteres Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung;
- 5 Fig. 4 ein weiteres Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung;
- 10 Fig. 5 ein weiteres Ausführungsbeispiel eines Bipolartransistors gemäß der vorliegenden Erfindung;
- 15 Fig. 6 ein weiteres Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung; und
- Fig. 7 ein weiteres Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung.
- 20
- In Fig. 1 ist ein Ausführungsbeispiel eines Bipolartransistors gemäß der vorliegenden Erfindung dargestellt. Der Bipolartransistor weist ein Halbleitersubstrat 101 auf, das eine Substratoberfläche 1011 umfaßt. Auf der Substratoberfläche 1011 ist eine Basisanschlußschicht 103 angeordnet.
- 25 Auf der Basisanschlußschicht 103 ist in diesem Ausführungsbeispiel eine Isolationsschicht 105 angebracht. Die Substratoberfläche 1011 bildet ferner eine obere Grenze für eine Diffusionsschicht 107, die sich in das Halbleitersubstrat 101 erstreckt und an die Basisanschlußschicht 103 angrenzt. Der in Fig. 1 dargestellte Bipolartransistor weist ferner eine weitere Ausnehmung 109 auf, die sich durch die Basisanschlußschicht 103 bis in das Substrat 101 erstreckt.
- 30 Aufgrund der in diesem Ausführungsbeispiel vorhandenen Isolationsschicht 105 und der Diffusionsschicht 107 erstreckt sich die weitere Ausnehmung 109 sowohl durch die Isolationsschicht 105 als auch durch die Diffusionsschicht 107. An den Wänden der weiteren Ausnehmung 109 ist eine erste Ab-
- 35

standsschicht 111 angeordnet, die seitlich die Basis-
anschußschicht 103 jeweils abschließt. Die erste Ab-
standsschicht 111 ist derart ausgebildet, daß sie seitlich
auch die Isolationsschicht 105 abschließt. In der weiteren
5 Ausnehmung 109 ist eine Basisschicht 113 in einem Bereich
der weiteren Ausnehmung 109 angeordnet, der die erste Ab-
standsschicht 111 nicht aufweist. Auf der ersten Abstands-
schicht 111 sowie auf der Basisschicht 113 ist eine zweite
Abstandsschicht 115 ausgebildet, die eine planare
10 Anschlußfläche 117 festlegt. Die planare Anschlußfläche 117
ist derart ausgebildet, daß sie einen Bereich der Basis-
schicht 113 nicht bedeckt. Auf der planaren Anschlußfläche
117 ist eine Emitterschicht 119 angeordnet, die derart aus-
gebildet ist, daß sie einen von der zweiten Abstandsschicht
15 115 begrenzten Bereich der Vertiefung 109 ausfüllt.

Im folgenden wird ein Aufbau des in Fig. 1 dargestellten
erfindungsgemäßen Bipolartransistors detailliert erläutert,
wobei nachfolgen auf einen npn - Bipolartransistor einge-
20 gangen wird. An dieser Stelle sei jedoch angemerkt, daß die
folgenden Beschreibungen sowie Ausführungsbeispiele bei ei-
ner Vertauschung der jeweiligen Dotierung auch für pnp -
Bipolartransistor gültig sind.

25 Bei dem Halbleitersubstrat 101 handelt sich beispielsweise
um ein monokristallines Siliziumsubstrat, das eine n-
Dotierung aufweist. Es kann sich bei dem Substrat 101 je-
doch auch um ein p-Siliziumsubstrat handeln, auf die man
eine dicke (0.3 - 1µm) n-Epitaxie aufwächst. D.h., dass un-
30 ter der Basis n-Silizium ist, allerdings auf p-Substrat.
Diese Konstruktion dient zur Isolation der Kollektoren (pn-
Isolation).

Die Dotierung kann in dem gesamten Halbleitersubstrat 101
35 homogen sein oder sie folgt beispielsweise einem Dotie-
rungsgradienten, so daß das Halbleitersubstrat 101 Bereiche
mit einer unterschiedlichen Dotierungskonzentration auf-
weist. Das Halbleitersubstrat 101 bildet in diesem Ausfüh-

rungsbeispiel einen Kollektor des erfindungsgemäßen Bipolartransistors. Die Basisschicht 113 ist beispielsweise ein p-dotiertes SiGe, das in der weiteren Ausnehmung 109 derart angebracht ist, daß sie die Basisanschlußschicht 103, die
5 beispielsweise ein hoch p-dotiertes Polysilizium ist, nicht berührt. Eine Trennung der Basisschicht 113 von der Basisanschlußschicht 103 wird durch die erste Abstandsschicht 111 erzielt, die an den Wänden der weiteren Ausnehmung 109 angeordnet die Basisanschlußschicht seitlich versiegelt. Da
10 sich die Basisanschlußschicht 103 und die Basisschicht 113 nicht berühren, kann sich keine polykristalline Grenzschicht zwischen der Basisschicht 113 und der Basisanschlußschicht 103 ausbilden, so daß die in diesem Zusammenhang obenstehend beschriebenen Probleme bei dem erfindungsgemäßen Bipolartransistor nicht auftreten.
15

Normalerweise verwendet man ein p-Siliziumsubstrat, auf die man eine dicke (0.3 - 1µm) n-Epitaxie aufwächst. D.h., dass in der Tat unter der Basis n-Silizium ist, allerdings auf
20 p-Substrat. Diese Konstruktion dient zur Isolation der Kollektoren (pn-Isolation).

Die Basisschicht 113 ist gemäß dem in Fig. 1 dargestellten Ausführungsbeispiel in dem Halbleitersubstrat 101 vergraben, ohne daß eine Zwischenschicht zwischen dem Halbleitersubstrat 101 und der Basisschicht 113 eingeführt ist. Die
25 zweite Abstandsschicht 115 ist derart auf der ersten Abstandsschicht und auf der Basisschicht angeordnet, daß auf der Basisschicht 113 eine planare Anschlußfläche festgelegt ist, so daß die Emitterschicht in einem definierten Bereich, der durch die planare Anschlußfläche 117 definiert ist, mit der Basisschicht verbunden ist. Die Emitterschicht 119 ist beispielsweise als ein n-dotiertes Poly oder Monosilizium ausgeführt und füllt in diesem Ausführungsbeispiel
30 die Ausnehmung aus. Die Isolationsschicht 105, die auf der Basisanschlußschicht 103 angeordnet ist, verhindert dabei, daß die Emitterschicht 119 die Basisanschlußschicht 103 be-
35

rührt. Zum leitfähigen Verbinden der Basisanschlußschicht mit der Basisschicht ist in dem in Fig. 1 dargestellten Ausführungsbeispiel die Diffusionsschicht 107 ausgebildet, so daß eine leitfähige Verbindung über die Diffusions-
5 schicht 107 hergestellt wird. Die Diffusionsschicht 107 wird von einem Dotierstoff gebildet, der aus der beispielsweise p-dotierten Basisanschlußschicht 103 ausdiffundiert ist, was beispielsweise durch eine thermische Bearbeitung des Bipolartransistors realisiert werden kann. Da zwischen
10 der Basisschicht 113 und der Basisanschlußschicht 103 keine polykristalline Grenzschrift ausgebildet ist und die eine leitfähige Verbindung zwischen der Basisschicht 113 und der Basisanschlußschicht 103 mit Hilfe der Diffusionsschicht 107 hergestellt ist, ist ein Übergangswiderstand zwischen
15 der Basisschicht 113 und der Basisanschlußschicht 103 gering. Darüber hinaus ist auch eine Basis-Kollektorkapazität gering, weil die Basisanschlußschicht 103 größtenteils auf der shallow trench Isolation (STI) liegt.

20 Wird die zweite Abstandsschicht 115 beispielsweise aus einem Oxid oder Nitrid hergestellt, so kann eine Ausdiffusion des Dotierstoffs der Basisanschlußschicht 103 beispielsweise in die Emitterschicht 119 verhindert werden.

25 Der Spacer 111 dient primär dazu, zu verhindern, dass die selektive Epitaxie auch seitlich an das Basisanschlußpoly-silizium anwächst. Im konventionellen Doppelpolyprozess kann dieser Spacer nach der Epitaxie sogar wieder entfernt werden. Die eigentliche Isolation von Basis- und Emitterpo-
30 ly geschieht dann durch den L-förmigen Spacer 115.

Wenn man das Basispoly beispielsweise nasschemisch unter-ätzt, entsteht zwischen dem Anschlußpoly und im Substrat (z.B. Siliziumsubstrat) eine Stufe und das Fenster ist im
35 Substrat breiter, wie es in Fig. 1 angedeutet ist.

In Fig. 2 ist ein Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden

Erfindung dargestellt. Dabei wird ein schematischer Prozeßfluß einer Doppelsilizium-Bipolartechnologie mit einer epitaktischen Basis unter Verwendung einer anisotropen Si-Ätzung aufgezeigt. Die einzelnen Schritte des erfindungsgemäßen Verfahrens sind dabei durch die Fig. 2a-2f verdeutlicht.

Fig. 2a zeigt die ersten Schritte des erfindungsgemäßen Verfahrens. Zunächst wird das Halbleitersubstrat 101 bereitgestellt, auf dessen Oberfläche 1011 die beispielsweise hochdotierte Basisanschlußschicht 103 (Polysiliziumschicht, Basisanschlußpoly) abgeschieden wird. Auf der Basisanschlußschicht 103 wird ferner die Isolationsschicht 105 abgeschieden, die beispielsweise aus SiO_2 besteht. Danach wird ein Emitterfenster 201 durch die Isolationsschicht 105 und durch die Basisanschlußschicht 103 geätzt, wie es in Fig. 2 b dargestellt ist. Das so ausgebildete Emitterfenster 201 ist somit auch in der Basisanschlußschicht 103 ausgebildet und erstreckt sich bis zu dem Substrat 101, wobei das Emitterfenster 201 seitlich einen Wandbereich aufweist. In einem weiteren Verfahrensschritt, der in Fig. 2c dargestellt ist, wird die erste Abstandsschicht 111 (Innenspacer) an dem Wandbereich des Emitterfensters 201 beispielsweise durch Abscheiden und Ätzen ausgebildet. In einem weiteren Verfahrensschritt, der in Fig. 2d dargestellt ist, wird beispielsweise durch ein anisotropes Trockenätzen in das Siliziumsubstrat 101 eine Ausnehmung 203 innerhalb eines durch die erste Abstandsschicht festgelegten Fensters geätzt. Gemäß dem in Fig. 2 dargestellten Ausführungsbeispiel wird in einem in Fig. 2e dargestellten Schritt die Ausnehmung 203 durch eine Naßätzung, die isotrop oder anisotrop sein kann, geätzt, so daß die Basisanschlußschicht 103 unterätzt wird. Dadurch sind beispielsweise bei einem (100)-Si ein V-Graben definiert, der sich invers unter dem Anschlußpolysilizium 103 bildet. In einem in Fig. 2f dargestellten weiteren Verfahrensschritt wird in der Ausnehmung 203 die Basischicht 113 durch ein epitaktisches Abscheiden mit einer selektiven Epitaxie ausgebildet. Aufgrund der

ersten Abstandsschicht 111 wird die Basisschicht 113 derart erzeugt, daß sie nach einer Vervollständigung des in Fig. 2f dargestellten Verfahrensschrittes zwischen der Basis-
schicht 113 und der Basisanschlußschicht 103 keine polykri-
5 stalline Grenzschicht ausgebildet wird. In den in Fig. 2g dargestellten Verfahrensschritten wird die Abstandsschicht 115 (zweiter Spacer) durch Abscheiden auf der ersten Abstandsschicht 111 und auf der Basisschicht 113 ausgebildet. In einem weiteren Schritt wird die zweite Abstandsschicht
10 115 zu einer Festlegung der planaren Anschlußfläche 117 auf der Basisschicht 113 strukturiert. Die Diffusionsschicht 107 wird beispielsweise nach dem epitaktischen Abscheiden der Basisschicht 113 (Epitaxie) durch eine Ausheilung beispielsweise mit Hilfe einer Temperaturbehandlung des hoch
15 p-dotierten Polysiliziums 103 ausgebildet. Durch ein Ausdiffundieren des Dotierstoffs aus der Basisanschlußschicht 103 wird dadurch eine leitfähige Verbindung zwischen der Basisschicht 113 und der Basisanschlußschicht 103 hergestellt. In einem weiteren Verfahrensschritt, der in Fig. 2h
20 gezeigt ist, wird die Emitterschicht 119 auf der planaren Anschlußfläche ausgebildet, wobei in dem in Fig. 2 dargestellten Ausführungsbeispiel die Emitterschicht 119 durch ein Abscheiden eines Polysiliziums derart ausgebildet wird, daß die Emitterschicht 119 einen durch die zweite Abstandsschicht 115 sowie durch die Basisschicht 113 definierten
25 Raum ausfüllt. Die Isolationsschicht 105 verhindert dabei, daß die so erzeugte Emitterschicht die Basisanschlußschicht 103, die zum Bereitstellen eines Basisanschlusses ausgebildet ist, berührt.
30

Durch ein Anätzen des Substrats 101 im Bereich des Emitterfensters 201 ohne Verwendung einer Opferschicht zwischen Substrat 101 und Basisanschlußpoly 103 kann man durch beispielsweise eine anisotrope Naßätzung die bereits erwähnte
35 V-förmige Unterätzung unter das Anschlußpolysilizium 103 erreichen. Auf die so definierte, vergrabene Substratoberfläche, wie sie durch die Ausnehmung 203 definiert wird, kann man nun wieder die Basis 113 epitaxieren. Wird bei-

spielsweise das hoch p-dotierte Anschlußpolysilizium 103 erst nach der Epitaxie ausgeheilt, so wird der Dotierstoff, der in dem Anschlußpolysilizium 103 enthalten ist, in das Siliziumsubstrat 101 und seitlich in die SiGe-Epitaxie (Basisschicht 113) eingetrieben. Durch diese Prozeßführung wird zum einen eine Stapelerhöhung durch die Opferschicht vermieden, zum anderen wird eine Ausbildung der bereits erwähnten Grenzflächen zwischen SiGe-Poly und dem epitaktischen SiGe verhindert. Die Ausnehmung 203 und das Emitterfenster 201 bilden ferner die in Fig. 1 dargestellte weitere Ausnehmung 109.

Fig. 3 zeigt ein weiteres Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung. Dabei wird ein schematischer Prozeßfluß einer Doppelpolysilizium-Bipolartechnologie mit einer epitaktischen Basis unter Verwendung einer isotropen Si-Ätzung aufgezeigt. Die einzelnen Schritte des erfindungsgemäßen Verfahrens sind dabei durch die Fig. 3a-3f verdeutlicht.

Im Unterschied zu den in Fig. 2e dargestellten Verfahrensschritten wird bei dem in Fig. 3e gezeigten Verfahrensschritt die Ausnehmung 203 isotrop durch ein Naßätzen in das Siliziumsubstrat 101 naßchemisch nachgeätzt, wobei hierdurch keine V-förmige Unterätzung unter das Anschlußpolysilizium 103 ausgebildet wird. Das Anschlusspolysilizium kann aber bei diesem Verfahren isotrop unterätzt werden. In einem in Fig. 3f dargestellten Verfahrensschritt wird in der so ausgebildeten Ausnehmung 203 die Basis 113 durch ein epitaktisches Abscheiden mit einer selektiven Epitaxie ausgebildet. Die Anwesenheit der ersten Abstandsschicht 111 verhindert dabei, daß die Epitaxie 113 das Anschlußpolysilizium 103 berührt. Die Epitaxie wird so vollständig in dem monokristallinen Siliziumsubstrat 101 vergraben, wobei die Basisschicht 113 im wesentlichen in einem durch die Wände des Emitterfensters 201 definierten vertikalen Bereich ausgebildet ist. In einem weiteren Schritt, der in Fig. 3g

dargestellt ist, wird die zweite Abstandsschicht 115 auf der ersten Abstandsschicht 111 und auf der Basisschicht 113 beispielsweise durch Abscheiden und Ätzen ausgebildet, wobei in einem weiteren Verfahrensschritt die planare Anschlußfläche 117 freigelegt wird. Durch das Ausheilen der Basisanschlußschicht 103 wird, wie es bereits im Zusammenhang mit dem in Fig. 2 dargestellten Ausführungsbeispiel erläutert worden ist, die Diffusionsschicht 107 ausgebildet, so daß die Basisanschlußschicht 103 mit der Basis-
schicht 113 leitfähig verbunden ist. Die erste Abstandsschicht 111 verhindert dabei, daß sich eine weitere polykristalline Grenzsicht ausbildet, die zu einer Verschlechterung der Eigenschaften des so hergestellten Bipolartransistors führen würde.

Analog zu einer anisotropen Ätzung kann man ebenfalls nach einer Substratätzung beispielsweise mittels einer Trockenätzung isotrop, naßchemisch nachätzen. Dadurch wird eine Glättung eines so trockengeätzten Emitterfensterbodens, der durch die Ausnehmung 203 definiert ist, erreicht, auf den dann die Basis 113 epitaxiert werden kann. Dieser Verfahrensschritt wird ohne oder mit isotroper Unterätzung des Basisanschlußpolysiliziums 103 durchgeführt. Bei der erwähnten isotropen Siliziumätzung wird beispielsweise durch eine heiße SCl -Reinigung ($\text{H}_2\text{O}/\text{NH}_4\text{OH}/\text{H}_2\text{O}_2$) das Silizium leicht aufoxidiert und beispielsweise in einem folgenden DHF-Dip entfernt. Dabei werden beispielsweise 3-4 nm Silizium konsumiert. Diese Sequenz kann dann beliebig oft wiederholt werden, bis ein gewünschter Ätzabtrag erreicht ist.

Vorzugsweise kann ein Bipolartransistor durch einen Prozeßfluß zu einer Erzeugung eines selbstjustierten Polyemitter-Bipolartransistors in einer Doppel-Poly-Technologie durch anisotropes Unterätzen des Basisanschlußpolysiliziums hergestellt werden. Analog kann man jedoch ohne eine Unterätzung des Polysiliziums die epitaktische Basis durch eine Kombination bestehend aus einer anisotropen Trockenätzung und einer isotropen Naßätzung in das Substrat vergraben.

Fig. 4 zeigt in einer Vergrößerung drei Verfahrensschritte, die bereits im Zusammenhang mit dem in Fig. 2 dargestellten Ausführungsbeispiel diskutiert worden sind.

5

Fig. 4a korrespondiert mit dem in Fig. 2e dargestellten Verfahrensschritt, bei dem eine anisotrope Unterätzung der Basisanschlußschicht 103 ausgebildet ist. In einem Verfahrensschritt wird zunächst eine Trockenätzung durchgeführt, die einen Bereich freilegt, der durch die Ätzkanten 401 begrenzt ist. In einem weiteren Schritt wird durch die anisotrope Unterätzung ein Ätzprofil 403 ausgebildet. In den in Fig. 4b dargestellten Verfahrensschritten wird dann die Basisschicht 113 (Epitaxie, beispielsweise SiGe) sowie die zweite Abstandsschicht 115 (Innenspacer) ausgebildet. Es ist in Fig. 4b deutlich zu erkennen, daß die Basisschicht 113 aufgrund der erfindungsgemäßen ersten Abstandsschicht 111 die Basisanschlußschicht 103 nach der Epitaxie nicht berührt.

20

Fig. 4c zeigt den Schritt eines Ausdiffundierens des Basispolysiliziums 103, wodurch die Diffusionsschicht 107 erzeugt wird. Es ist deutlich zu erkennen, daß die Basisschicht 113 erfindungsgemäß mit Hilfe der Diffusionsschicht 107 mit der Basisanschlußschicht leitfähig verbunden wird, ohne daß sich eine störende polykristalline Schicht zwischen der Basisschicht 113 und der Basisanschlußschicht 103 ausbildet.

30

Fig. 5 zeigt eine Aufnahme eines Ätzprofils nach einer langen Überätzung, wie es nach den in Fig. 4a dargestellten Verfahrensschritten entsteht, wobei der Innenspacer 115 nicht ausgebildet ist. Anhand des in Fig. 5 dargestellten Ausführungsbeispiels ist es deutlich zu erkennen, daß das gewünschte Ätzprofil 403 nach einer langen Überätzung genau strukturiert werden kann, so daß die Basisschicht 113 in einem folgenden Verfahrensschritt derart ausgebildet werden

35

kann, so daß sie die Basisanschlußschicht 105 nicht berührt.

Fig. 6 zeigt ein weiteres Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung. Im Unterschied zu dem in Fig. 2 dargestellten Verfahren wird nach dem Schritt des Bereitstellens des Halbleitersubstrats (Fig. 6a) eine Shallow Trench Isolation (STI) 601 ausgebildet, bevor die Basisanschlußsschicht 103 abgeschieden wird. Dabei ist die STI 601 derart ausgebildet, daß sie aus zwei Teilen besteht, die durch einen Substratsteg voneinander getrennt sind.

Der in Fig. 6f dargestellte Bipolartransistor weist somit, im Unterschied zu der in Fig. 1 gezeigten Struktur, die STI 601 auf.

Fig. 7 zeigt ein weiteres Ausführungsbeispiel eines Verfahrens zur Herstellung eines Bipolartransistors gemäß der vorliegenden Erfindung. Im Unterschied zu dem in Fig. 3 dargestellten Verfahren wird nach dem Schritt des Bereitstellens des Halbleitersubstrats (Fig. 7a) eine Shallow Trench Isolation (STI) 601 ausgebildet, bevor die Basisanschlußsschicht 103 abgeschieden wird. Dabei ist die STI 601 derart ausgebildet, daß sie aus zwei Teilen besteht, die durch einen Substratsteg voneinander getrennt sind.

Der in Fig. 6f dargestellte Bipolartransistor weist somit, im Unterschied zu der in Fig. 1 gezeigten Struktur, die STI 601 auf.

Im Unterschied zu W001/63644 A2 wird erfindungsgemäß eine hochdotierende Implantation ins Substratsilizium durchgeführt. Da man lateral ausreichend Platz benötigt, um die Basis an diesem hochdotierten Bereich zu kontaktieren, bedeutet das, dass man eine sehr breite Substratfläche hat. Dadurch entsteht eine hohe Basis-Kollektotkapazität. Schließt man erfindungsgemäß eine epitaxiierte Basis lateral

an ein Basispolysilizium an, kann man den Substratbereich (zwischen den beiden STI-Isolationsgräben, die mit Oxid gefüllt sein können) sehr klein halten, da man das Basispoly auch auf das STI-Oxid abscheiden kann.

Bezugszeichen:

- 101 Halbleiter-Substrat
- 1011 Substratoberfläche
- 5 103 Basisanschlußschicht
- 105 Isolationsschicht
- 107 Diffusionsschicht
- 109 weitere Ausnehmung
- 111 erste Abstandsschicht
- 10 113 Basisschicht
- 115 zweite Abstandsschicht
- 117 planare Anschlußfläche
- 119 Emitterschicht
- 201 Emitterfenster
- 15 203 Ausnehmung
- 401 Ätzkanten einer Trockenätzung
- 403 Ätzprofil einer anisotropen Ätzung
- 601 Shallow Trench Isolation

20

Patentansprüche

1. Verfahren zum Herstellen eines Bipolartransistors, mit folgenden Schritten:

5

Bereitstellen eines Halbleitersubstrats (101) mit einer Substratoberfläche (1011);

10

Ausbilden einer Basisanschlußschicht (103) auf der Substratoberfläche (1011) zum Bereitstellen eines Basisanschlusses;

15

Ausbilden eines Emitterfensters (201), das einen Wandbereich aufweist, in der Basisanschlußschicht (103);

20

Ätzen einer Ausnehmung (203) in dem Halbleitersubstrat (101) innerhalb eines durch die erste Abstandsschicht (111) festgelegten Fensters;

25

Ausbilden einer Basisschicht (113) in der Ausnehmung des Emitterfensters (201);

30

Ausbilden einer zweiten Abstandsschicht (115) auf der ersten Abstandsschicht (111) und auf der Basisschicht (113);

35

Strukturieren der zweiten Abstandsschicht (115) zu einer Festlegung einer planaren Anschlußfläche (117) auf der Basisschicht (113);

Ausbilden einer Emitterschicht (119) auf der planaren Anschlußfläche (117).

2. Verfahren gemäß Anspruch 1, bei dem in dem Schritt des Ausbildens der ersten Abstandsschicht (111) der Wand-

bereich des Emitterfensters (201) vollständig überdeckt wird, so daß nach dem Schritt des Ausbildens der Basisschicht (113) die Basisanschlußschicht (103) die Basisschicht (113) nicht berührt.

5

3. Verfahren gemäß Anspruch 1 oder 2, bei dem die erste Abstandsschicht (111) durch Abscheiden ausgebildet wird.

10 4. Verfahren gemäß einem der Ansprüche 1 bis 3, bei dem der Schritt des Ätzens der Ausnehmung (203) einen Schritt eines anisotropen Trockenätzens in das Substrat (101) aufweist.

15 5. Verfahren gemäß Anspruch 4, bei dem der Schritt des Ätzens der Ausnehmung (203) einen weiteren Schritt eines isotropen Naßätzens aufweist, der nach dem Schritt des anisotropen Trockenätzens durchgeführt wird.

20 6. Verfahren gemäß einen der Ansprüche 1 - 5, bei dem die Basisschicht (113) durch ein selektives epitaktisches Abscheiden ausgebildet wird.

25 7. Verfahren gemäß einem der Ansprüche 1-6, bei dem der Schritt des Ausbildens der Basisschicht (113) einen weiteren Schritt eines Ausbildens einer Isolations-
schicht (105) auf der Basisschicht (113) aufweist, wobei das Emitterfenster (201) in der Basisanschluß-
schicht (103) und in der Isolationsschicht (105) aus-
30 gebildet wird.

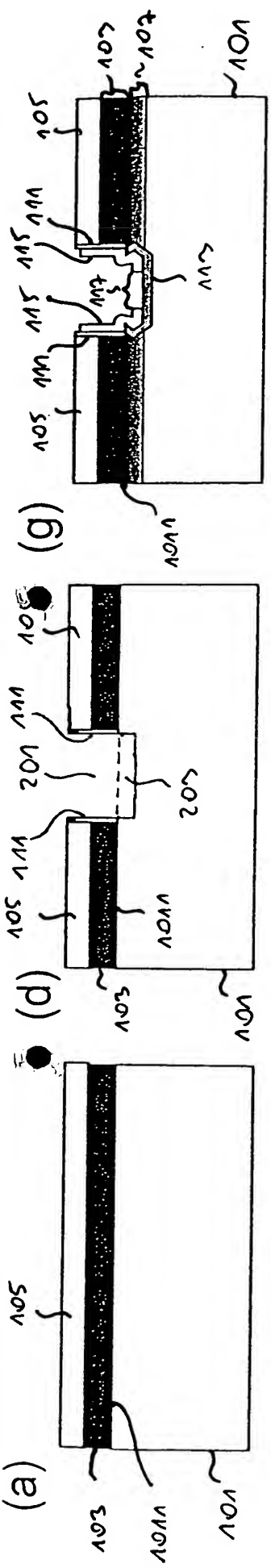
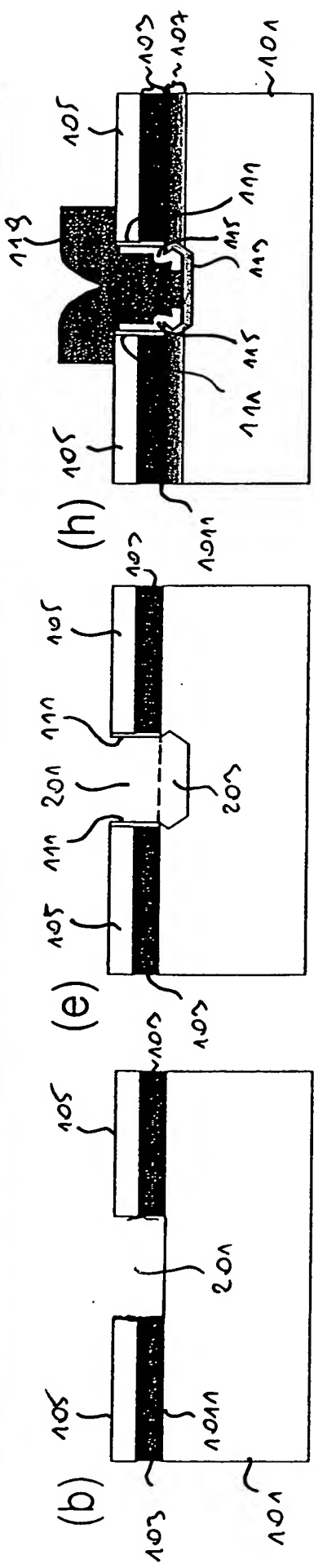
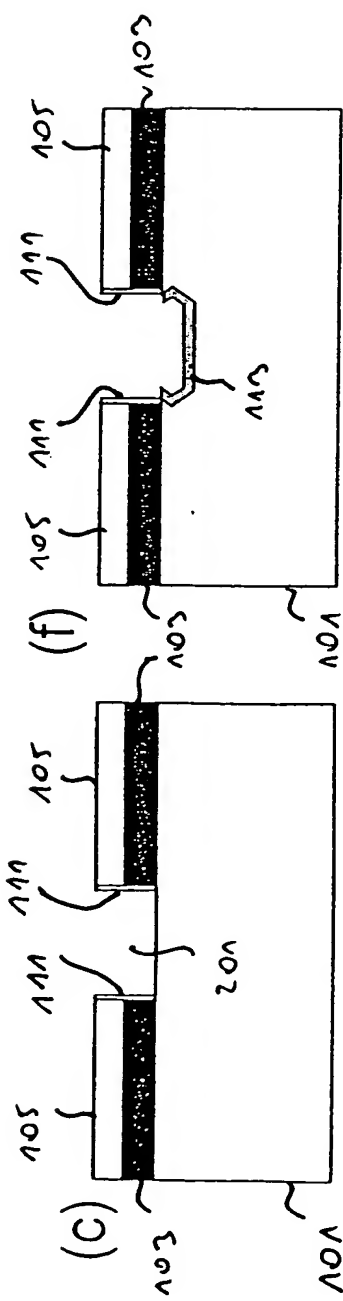
8. Verfahren gemäß einem der Ansprüche 1 - 7, bei dem die Emitterschicht (119) durch ein Abscheiden eines Poly- oder Monosiliziums ausgebildet wird.

35

9. Verfahren gemäß einem der Ansprüche 1 - 8, bei dem die Basisanschlußschicht (103) durch ein Abscheiden einer dotierten Polysiliziumschicht ausgebildet wird.

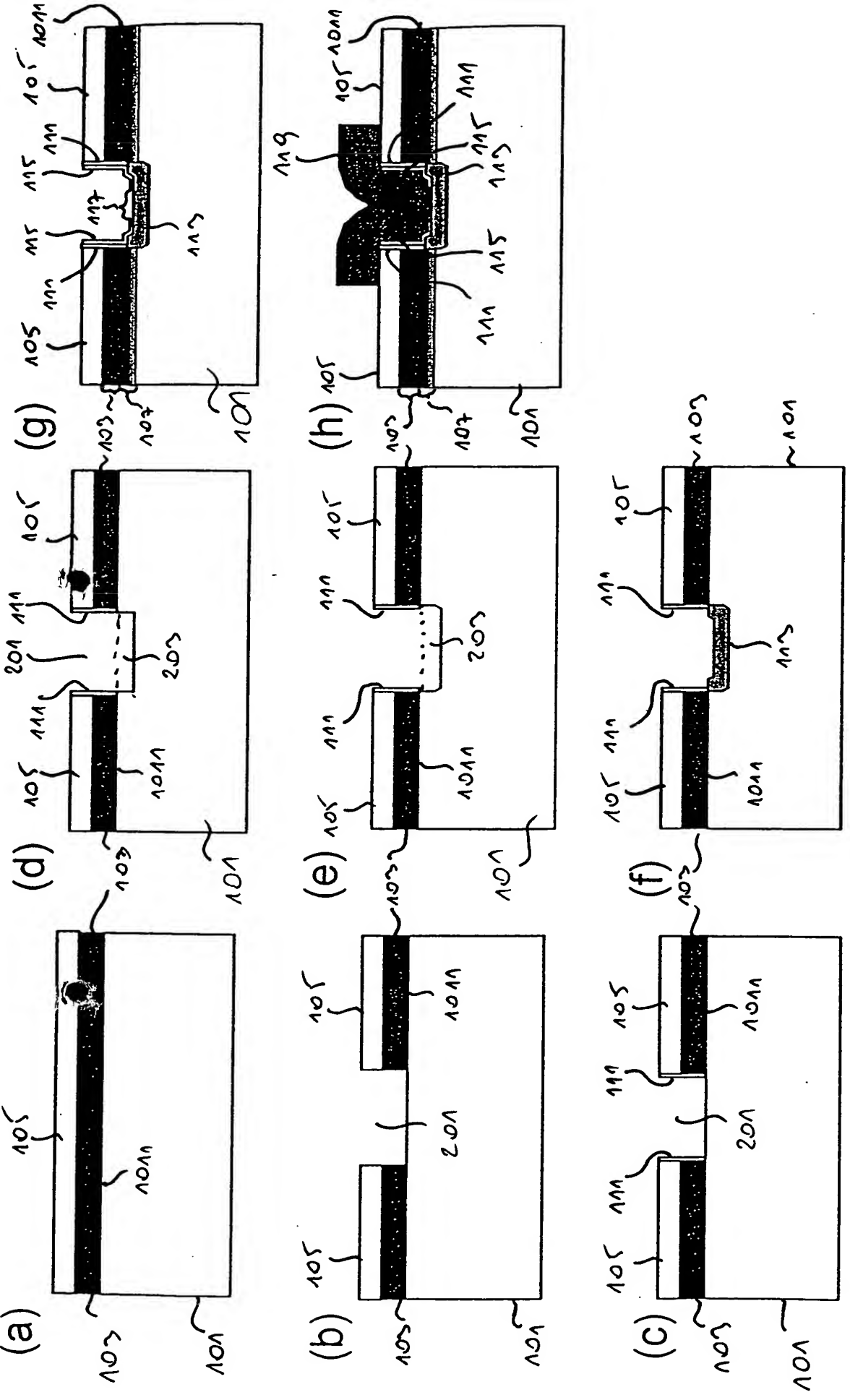
10. Verfahren gemäß Anspruch 9, bei dem eine leitfähige Verbindung zwischen der Basissschicht (113) und der Basisanschlußschicht (103) durch ein Ausdiffundieren eines Dortierstoffs der Basisanschlußschicht (113) hergestellt wird.
11. Bipolartransistor, mit folgenden Merkmalen:
- 10 einem Halbleitersubstrat (101);
- einer auf dem Halbleitersubstrat (101) angeordneten Basisanschlußschicht (103);
- 15 einer sich durch die Basisanschlußschicht (103) bis in das Halbleitersubstrat erstreckenden weiteren Ausnehmung (109);
- einer an Wänden der weiteren Ausnehmung (109) angeordneten ersten Abstandsschicht (111);
- 20 einer in der weiteren Ausnehmung (109) angeordneten Basissschicht (113);
- 25 einer auf der ersten Abstandsschicht (111) und der Basissschicht (113) angeordneten zweiten Abstandsschicht (115), die auf der Basissschicht (113) eine planare Anschlußfläche (117) festlegt;
- 30 einer auf der planaren Anschlußfläche (117) angeordneten Emitterschicht (119).
12. Bipolartransistor gemäß Anspruch 11, bei dem die erste Abstandsschicht (111) ausgebildet ist, um die Basissschicht (113) von der Basisanschlußschicht (103) in einem Wandbereich der weiteren Ausnehmung (109) zu trennen.
- 35

13. Bipolartransistor gemäß Anspruch 11 oder 12, bei dem die Basisabschlußschicht (103) ein dotiertes Polysilizium ist.
- 5 14. Bipolartransistor gemäß einem der Ansprüche 11 - 13, bei dem die weitere Ausnehmung (109) einen Bereich aufweist, der unter der Basisanschlußschicht (113) angeordnet ist.
- 10 15. Bipolartransistor gemäß Anspruch 13 oder 14, bei dem die Basisschicht (113) und die Basisanschlußschicht (103) im wesentlichen durch einen aus der Basisanschlußschicht (103) ausdiffundierten Dotierstoff leitfähig verbunden sind.
- 15 16. Bipolartransistor gemäß einem der Ansprüche 11 - 15, bei dem die Emitterschicht (119) dotiertes Poly- oder Monosilizium aufweist.
- 20 17. Bipolartransistor gemäß einem der Ansprüche 11 - 16, bei dem auf der Basisanschlußschicht (113) eine Isolationsschicht (105) angeordnet ist, wobei das Emittfenster (201) sich durch die Isolationsschicht (105) und durch die Basisanschlußschicht (103) erstreckt.
- 25 18. Bipolartransistor gemäß einem der Ansprüche 11 - 17, der eine Shallow Trench Isolation (601) aufweist.



Best Available Copy

Fig. 7



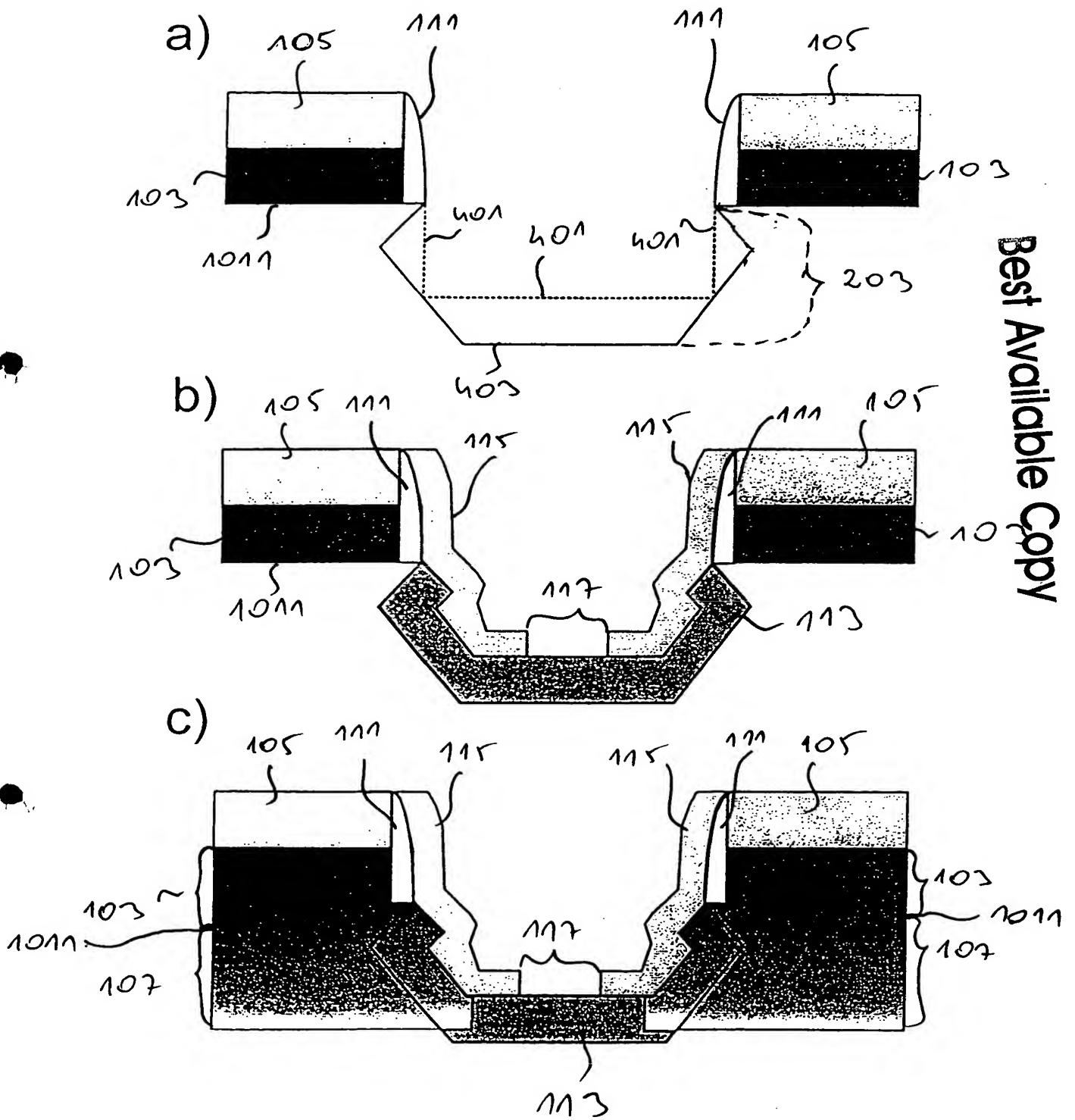


Fig. 4

Best Available Copy

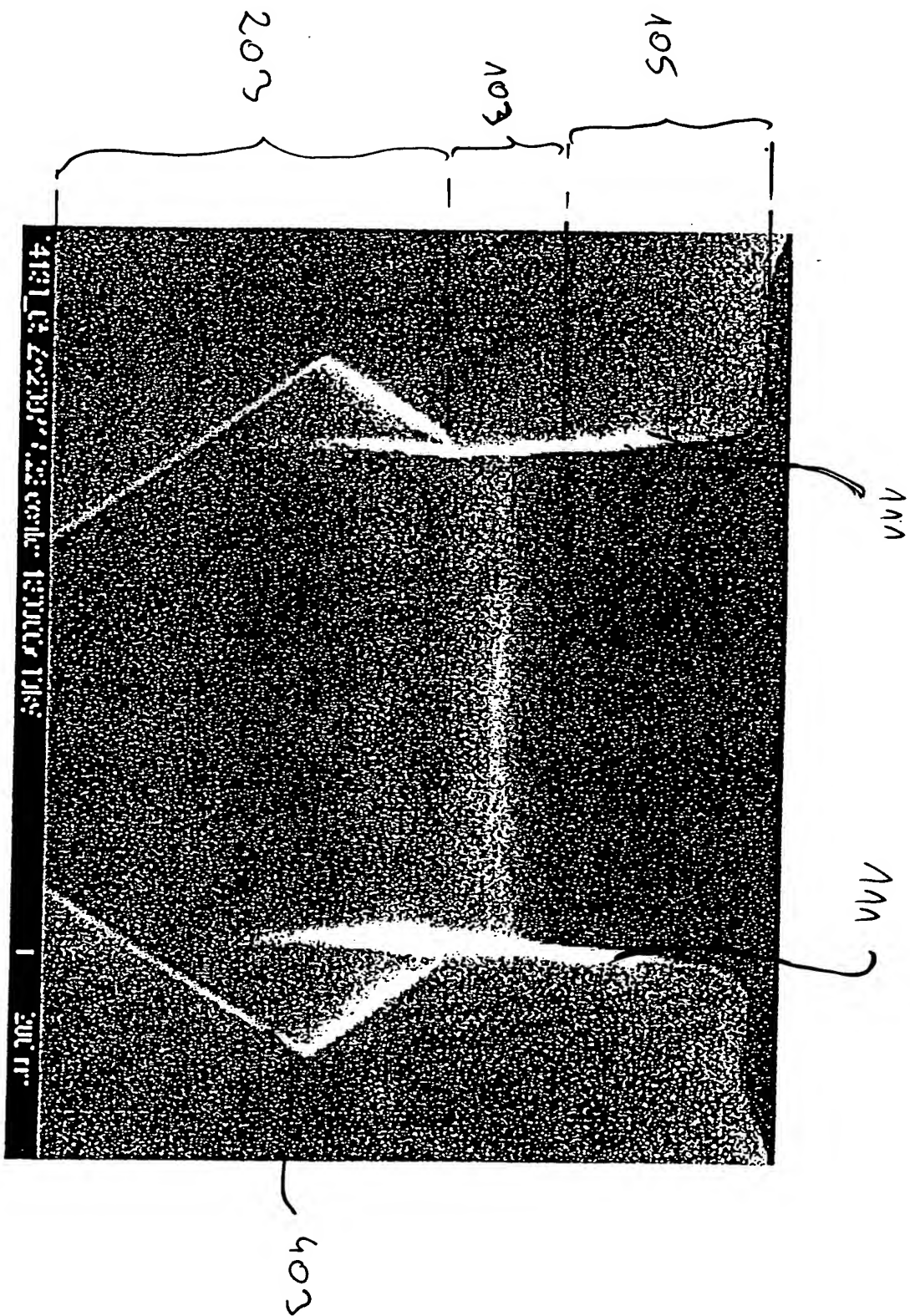
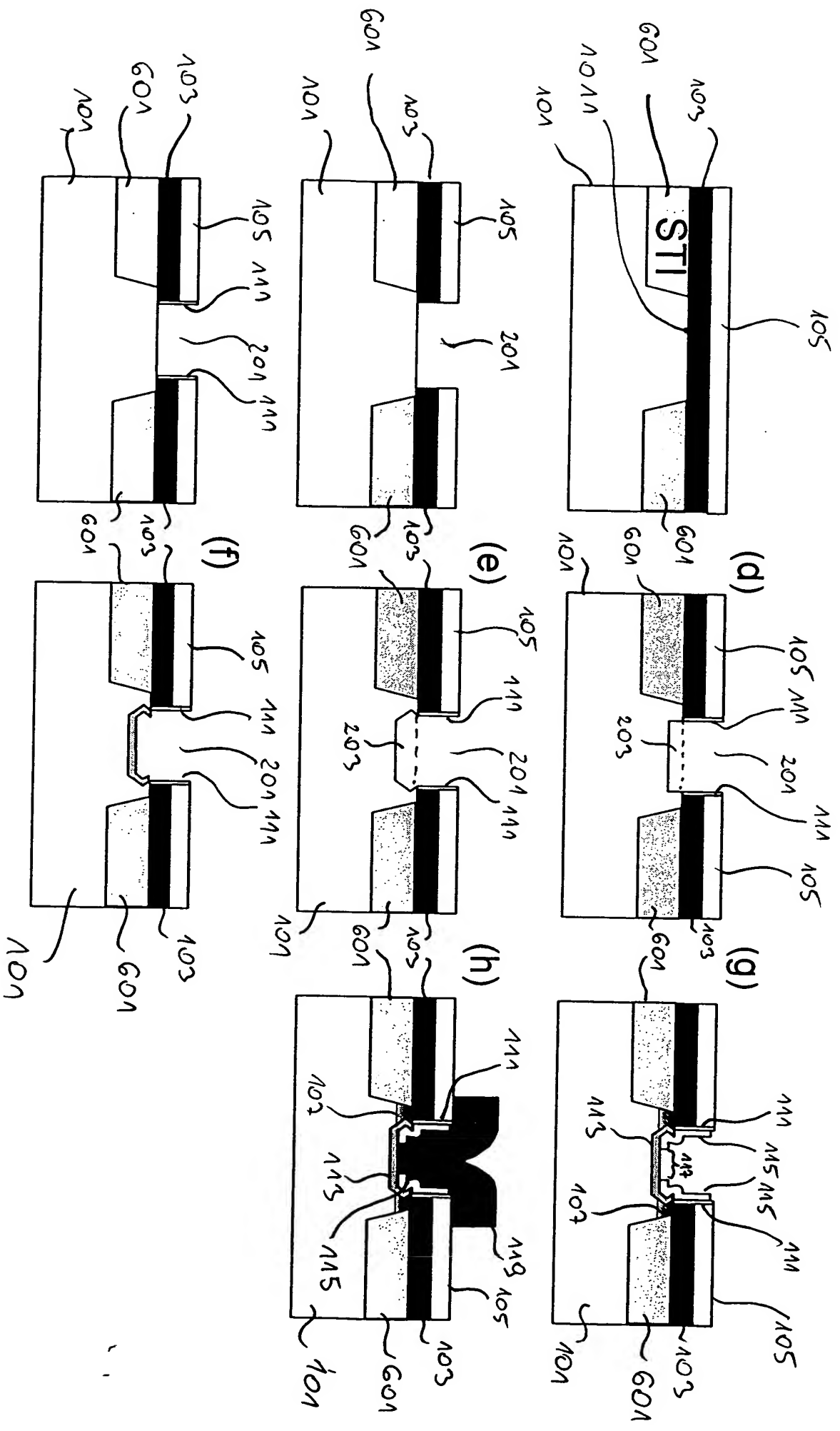
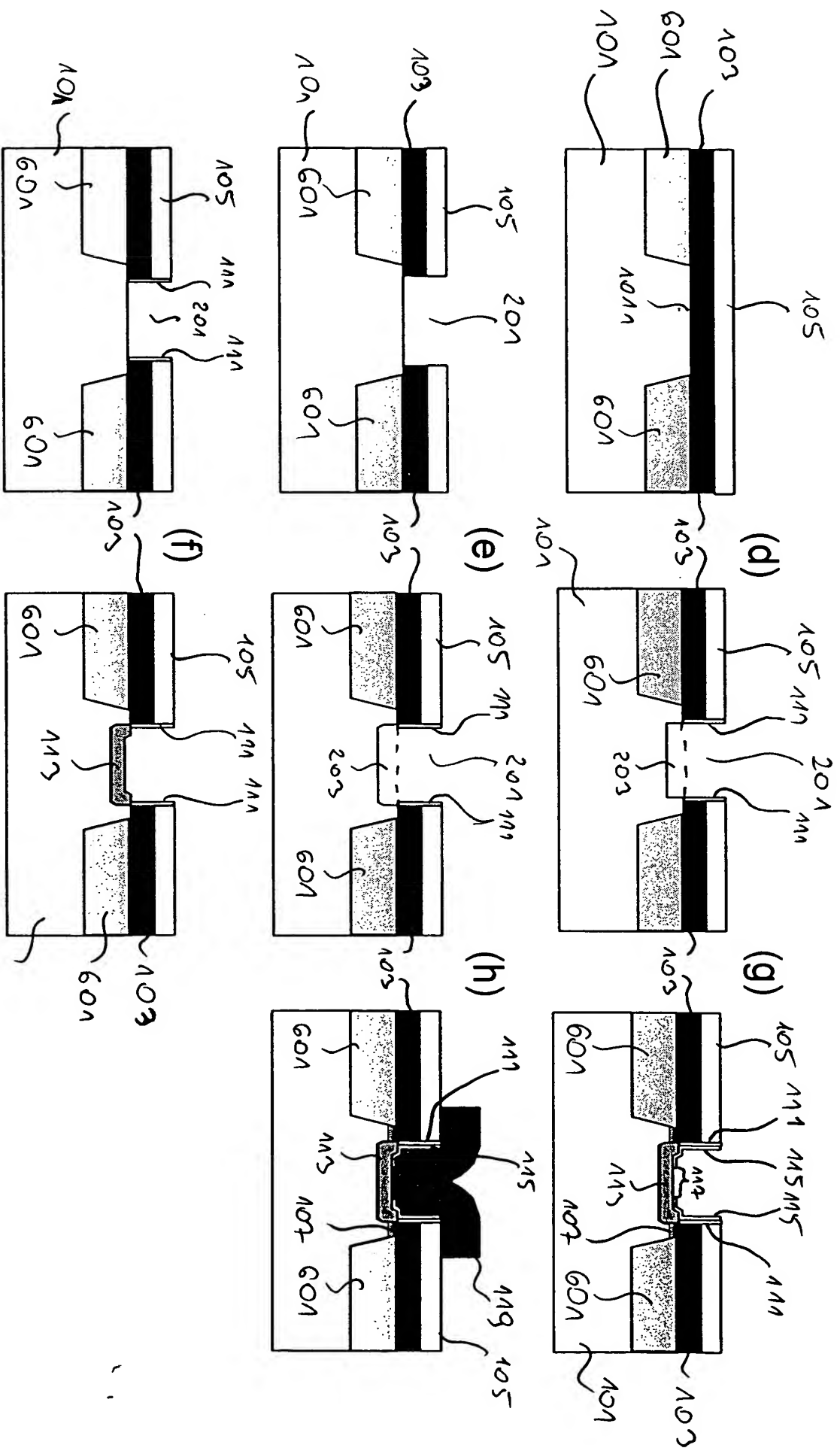


Fig. 5



71
-
6
.
55



Zusammenfassung

Bei einem Verfahren zum Herstellen eines Bipolartransistors wird ein Halbleitersubstrat mit einer Substratoberfläche bereitgestellt. Auf der Substratoberfläche wird eine Basisanschußschicht zum Bereitstellen eines Basisanschlusses ausgebildet, und es wird in der Basisanschußschicht ein Emitterfenster ausgebildet, das einen Wandbereich aufweist. An dem Wandbereich des Emitterkontaktfensters wird eine erste Abstandsschicht ausgebildet, und es wird innerhalb eines durch die erste Abstandsschicht festgelegten Fensters eine Ausnehmung ins Substrat geätzt. In der Ausnehmung des Emitterfensters wird eine Basisschicht ausgebildet, die durch Ausdiffusion aus der Basisanschlussschicht kontaktiert wird, und es wird eine zweite Abstandsschicht auf der ersten Abstandsschicht und auf der Basisschicht ausgebildet. Die zweite Abstandsschicht wird zu einer Festlegung einer planaren Anschlußfläche auf der Basisschicht strukturiert und es wird eine Emitterschicht auf der planaren Anschlußfläche ausgebildet.

Fig. 2

Figur zur Zusammenfassung

